PLD实验

第一次实验报告

姓名： 学号： 完成时间：

1. 实验要求

1. 设计、仿真 and3、or3、dff的时序特性。

2. 设计138译码器，仿真其时序特性。器件选择MAX7128SLC84-7，指定管脚按照从小到大的顺序排列。

1. 逻辑设计方案简要说明、逻辑设计原理图或HDL代码
2. 仿真图【仿真截图及仿真时序波形文件】
3. 仿真结果分析